

PAT-NO: JP02002044680A

DOCUMENT-IDENTIFIER: JP 2002044680 A

TITLE: COLOR CORRECTION CIRCUIT IN VIDEO
EQUIPMENT

PUBN-DATE: February 8, 2002

INVENTOR-INFORMATION:

NAME

SHIMIZU, AKIRA

COUNTRY

N/A

ASSIGNEE-INFORMATION:

NAME

FUJITSU GENERAL LTD

COUNTRY

N/A

APPL-NO: JP2000229207

APPL-DATE: July 28, 2000

INT-CL (IPC): H04N009/69, G09G005/10 , H04N005/202 ,
H04N005/66

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a color correction circuit that increases effect, and prevents the effect in black expansion from being lost even if gamma correction and the black expansion are simultaneously carried out by performing treatment according to the luminance of an image for black extension.

SOLUTION: This color correction circuit has an A/D converter of an input color signal, a memory that stores a plurality of black extension curves

corresponding to the black level of specific screens to an entire screen, a Y signal generation circuit that generates a luminance signal according to a digital signal, a black level detection circuit that detects the black level of the image according to the luminance signal, and a ratio detection and memory control circuit that counts the ratio of the black level for specific screens to the entire screen. With the output signal of the ratio detection and memory control circuit as an address, the corresponding black extension curve is selectively read from the memory for supplying to a display.

COPYRIGHT: (C) 2002, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-44680

(P2002-44680A)

(43) 公開日 平成14年2月8日(2002.2.8)

(51) Int.Cl. ⁷	識別記号	F I	テマコード(参考)
H 0 4 N 9/69		H 0 4 N 9/69	5 C 0 2 1
G 0 9 G 5/10		G 0 9 G 5/10	B 5 C 0 5 8
H 0 4 N 5/202		H 0 4 N 5/202	5 C 0 6 6
5/66		5/66	A 5 C 0 8 2

審査請求 未請求 請求項の数7 OL (全 8 頁)

(21) 出願番号 特願2000-229207(P2000-229207)

(22) 出願日 平成12年7月28日(2000.7.28)

(71) 出願人 000006611

株式会社富士通ゼネラル

神奈川県川崎市高津区末長1116番地

(72) 発明者 清水 彰

神奈川県川崎市高津区末長1116番地 株式会社富士通ゼネラル内

(74) 代理人 100076255

弁理士 古澤 俊明 (外1名)

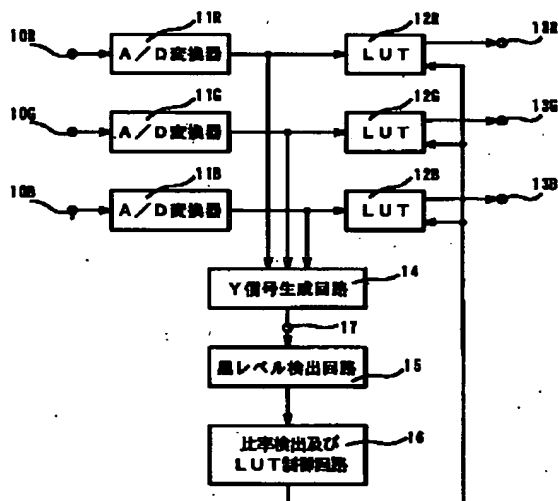
最終頁に続く

(54) 【発明の名称】 映像機器における色補正回路

(57) 【要約】

【課題】 黒伸長が画像の輝度に応じた処理をすることにより、より効果を上げるとともに、ガンマ補正と黒伸長を同時にかけても黒伸長の効果がなくなるようなことのないような色補正回路を提供すること。

【解決手段】 入力色信号のA/D変換器と、画面全体に対する所定画面分の黒レベルに対応した複数の黒伸長カーブを記憶したメモリと、デジタル信号から輝度信号を生成するY信号生成回路と、輝度信号から画像の持つ黒レベルを検出する黒レベル検出回路と、所定画面分の黒レベルが画面全体に対する比率をカウントする比率検出及びメモリ制御回路とを具備し、この比率検出及びメモリ制御回路の出力信号をアドレスとしてメモリから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにしたものである。



【特許請求の範囲】

【請求項1】 入力色信号をデジタル信号に変換するA/D変換器と、画面全体に対する所定画面分の黒レベルに対応した複数の黒伸長カーブを記憶したメモリと、前記デジタル信号から輝度信号を生成するY信号生成回路と、このY信号生成回路の輝度信号から画像の持つ黒レベルを検出する黒レベル検出回路と、この黒レベル検出回路で検出された所定画面分の黒レベルが画面全体に対する比率をカウントする比率検出及びメモリ制御回路とを具備し、この比率検出及びメモリ制御回路の出力信号をアドレスとして前記メモリから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにしたことを特徴とする映像機器における色補正回路。

【請求項2】 メモリは、1つの中間階調用補正カーブと、この中間階調用補正カーブの低輝度部分において連続し、かつ、入力側の黒レベル位置を異ならせた複数の黒伸長カーブを記憶するLUTからなることを特徴とする請求項1記載の映像機器における色補正回路。

【請求項3】 メモリは、複数の中間階調用補正カーブと、これらの複数の中間階調用補正カーブの低輝度部分において連続した複数の黒伸長カーブを記憶するLUTからなることを特徴とする請求項1記載の映像機器における色補正回路。

【請求項4】 R、G、Bの各入力色信号をそれぞれデジタル信号に変換するR信号A/D変換器、G信号A/D変換器、B信号A/D変換器と、画面全体に対するR、G、Bに共通した所定画面分の黒レベルに対応した複数の黒伸長カーブを記憶したメモリとしてのR信号LUT、G信号LUT、B信号LUTと、前記R、G、Bの各デジタル信号から輝度信号を生成するY信号生成回路と、このY信号生成回路の輝度信号から画像の持つ黒レベルを検出する黒レベル検出回路と、この黒レベル検出回路で検出された所定画面分の黒レベルが画面全体に対する比率をカウントする比率検出及びLUT制御回路とを具備し、この比率検出及びLUT制御回路の出力信号をアドレスとして前記R信号LUT、G信号LUT、B信号LUTから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにしたことを特徴とする映像機器における色補正回路。

【請求項5】 R信号LUT、G信号LUT、B信号LUTは、R、G、Bの各入力色信号に共通した1つの中間階調用補正カーブと、この中間階調用補正カーブの低輝度部分において連続し、かつ、入力側の黒レベル位置を異ならせ、R、G、Bの各入力色信号に共通した複数の黒伸長カーブを記憶するようにしたことを特徴とする請求項1記載の映像機器における色補正回路。

【請求項6】 黒レベル検出回路は、n個の減算器を並列に接続し、これらn個の各減算器における一方の入力側には、Y信号生成回路のY信号入力端子を接続し、他方の入力側には、輝度レベルの小さい方から順次大きく

なる方へ順次大きくなる減算設定値を入力する黒レベル設定端子をそれぞれ接続し、これら減算器の出力側を、次段の比率検出及びメモリ制御回路におけるn個のカウンタのイネーブル信号入力側に接続してなり、前記比率検出及びメモリ制御回路は、n個のカウンタが並列に設けられ、各カウンタの一方の入力側には、クロック信号を入力するクロック入力端子を接続し、他方の入力側には、画面全体に対する黒レベルの比率を示すデータを入力するレベル信号入力端子を接続してなり、この比率検出及びメモリ制御回路の出力信号をアドレスとしてメモリから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにしたことを特徴とする請求項1記載の映像機器における色補正回路。

【請求項7】 黒レベル検出回路は、n個の減算器を並列に接続し、これらn個の各減算器における一方の入力側には、Y信号生成回路のY信号入力端子を接続し、他方の入力側には、輝度レベルの小さい方から順次大きくなる方へ順次大きくなる減算設定値を入力する黒レベル設定端子をそれぞれ接続し、これら減算器の出力側を、次段の比率検出及びLUT制御回路におけるn個のカウンタのイネーブル信号入力側に接続してなり、前記比率検出及びLUT制御回路は、n個のカウンタが並列に設けられ、各カウンタの一方の入力側には、クロック信号を入力するクロック入力端子を接続し、他方の入力側には、画面全体に対する黒レベルの比率を示すデータを入力するレベル信号入力端子を接続してなり、この比率検出及びLUT制御回路の出力信号をアドレスとして前記R信号LUT、G信号LUT、B信号LUTから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにしたことを特徴とする請求項4記載の映像機器における色補正回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、PDP（プラズマ・ディスプレイ・パネル）、LCD（液晶ディスプレイ）等のフラットなデジタル映像表示装置において、ガンマ補正カーブに黒伸長効果を持たせ、入力信号の最黒レベルを常に監視し、リアルタイムで黒側を伸長し、低輝度の階調劣化を改善するようにした映像機器における色補正回路に関するものである。

【0002】

【従来の技術】PDP、LCD等のフラットなデジタル映像表示装置においては、階調再現能力が十分でなく、ガンマ補正等の処理により見かけ上の階調表現性を補っている。従来のガンマ補正回路は、アナログの映像信号を色復調して得たR、G、Bの色信号を入力するためのそれぞれの入力端子を有し、これらの入力端子のそれぞれにアナログからデジタルに変換するA/D変換器、ガンマ補正データを記憶したメモリを結合することによって構成されている。

【0003】ガンマ補正データを記憶するメモリは、例えば、LUT（ルックアップテーブル）で形成され、デジタルのR、G、Bの入力色信号をアドレスとして対応させてメモリからガンマ補正データを選択するようにしている。そして、入力したR、G、Bの入力色信号をA/D変換器に入力してデジタルのR、G、Bの信号に変換し、このデジタルのR、G、Bの信号をアドレスとしてメモリから対応するガンマ補正データを選択的に読出し、出力端子を介してディスプレイに供給して表示を行うようにしたものである。

【0004】

【発明が解決しようとする課題】図5は、一般的なガンマ補正の例を示している。この図5において、ガンマ補正曲線Pは、 y （出力） $=x$ （入力）を示す点線の特性線に対し、特に中間階調部分（入力A-B間）の表現性を上げるため、中間階調部分における勾配 α が45度 $<\alpha<90$ 度で、センター128より上方では、上向きの円弧状で、下方では下向きの円弧状のS字状のカーブとしている。すると、中間階調部分の入力A-Bは、出力a-bのように引き伸ばされ、コントラスト感と見かけ上の階調表現性を上げるようになっている。ところが、この図5に示すガンマ補正では、白側と黒側、特に黒側の階調の欠落が階調表現を劣化させる結果となる。

【0005】図6は、図5に示すような黒側の欠落を改良するための一般的な黒伸長の例を示している。この図6において、黒伸長特性線Qは、 y （出力） $=x$ （入力）を示す点線の特性線に対し、特に黒側の0-A間の0点をB点に移動することで、入力のB点を最も黒いレベルとしている。この結果、入力A-Bは、出力a-bのように引き伸ばされ、見かけ上の階調表現性を上げるようになっている。

【0006】図5に示すような中間階調のガンマ補正をする方法では、黒レベルの階調が欠落し、また、図6に示すような黒側の黒伸長をする方法では、最も重要な中間階調の表現性が不十分である。また、両方を満足させるために、まず、黒伸長を行い、次いでガンマ補正をする方法をとると、折角の黒伸長がガンマ補正によって元の特性に戻され、黒伸長の効果が得られなくなるという問題があった。

【0007】本発明は、黒伸長が画像の輝度に応じた処理をすることにより、より効果を上げるとともに、ガンマ補正と黒伸長を同時にかけても黒伸長の効果がなくなるようなことのないような映像機器における色補正回路を提供することを目的とするものである。

【0008】

【課題を解決するための手段】請求項1の発明は、入力色信号をデジタル信号に変換するA/D変換器と、画面全体に対する所定画面分の黒レベルに対応した複数の黒伸長カーブを記憶したメモリと、前記デジタル信号から輝度信号を生成するY信号生成回路と、このY信号

生成回路の輝度信号から画像の持つ黒レベルを検出する黒レベル検出回路と、この黒レベル検出回路で検出された所定画面分の黒レベルが画面全体に対する比率をカウントする比率検出及びメモリ制御回路とを具備し、この比率検出及びメモリ制御回路の出力信号をアドレスとして前記メモリから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにした映像機器における色補正回路である。このような構成とすることにより、入力信号の最黒レベルを常に監視し、リアルタイムで黒側を伸長し、低輝度の階調劣化を改善することができる。

【0009】請求項2の発明は、請求項1記載において、メモリは、1つの中間階調補正カーブと、この中間階調補正カーブの低輝度部分において連続し、かつ、入力側の黒レベル位置を異ならせた複数の黒伸長カーブを記憶するLUTからなる映像機器における色補正回路である。

【0010】請求項3の発明は、請求項1記載において、メモリは、複数の中間階調補正カーブと、これらの複数の中間階調補正カーブの低輝度部分において連続した複数の黒伸長カーブを記憶するLUTからなる映像機器における色補正回路である。

【0011】請求項4の発明は、R、G、Bの各入力色信号をそれぞれデジタル信号に変換するR信号A/D変換器、G信号A/D変換器、B信号A/D変換器と、画面全体に対するR、G、Bに共通した所定画面分の黒レベルに対応した複数の黒伸長カーブを記憶したメモリとしてのR信号LUT、G信号LUT、B信号LUTと、前記R、G、Bの各デジタル信号から輝度信号を生成するY信号生成回路と、このY信号生成回路の輝度信号から画像の持つ黒レベルを検出する黒レベル検出回路と、この黒レベル検出回路で検出された所定画面分の黒レベルが画面全体に対する比率をカウントする比率検出及びLUT制御回路とを具備し、この比率検出及びLUT制御回路の出力信号をアドレスとして前記R信号LUT、G信号LUT、B信号LUTから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにした映像機器における色補正回路である。

【0012】請求項5の発明は、請求項1記載において、R信号LUT、G信号LUT、B信号LUTは、R、G、Bの各入力色信号に共通した1つの中間階調補正カーブと、この中間階調補正カーブの低輝度部分において連続し、かつ、入力側の黒レベル位置を異ならせ、R、G、Bの各入力色信号に共通した複数の黒伸長カーブを記憶するようにした映像機器における色補正回路である。

【0013】請求項6の発明は、請求項1記載において、黒レベル検出回路は、 n 個の減算器を並列に接続し、これら n 個の各減算器における一方の入力側には、Y信号生成回路のY信号入力端子を接続し、他方の入力

側には、輝度レベルの小さい方から順次大きくなる方へ順次大きくなる減算設定値を入力する黒レベル設定端子をそれぞれ接続し、これら減算器の出力側を、次段の比率検出及びメモリ制御回路における n 個のカウンタのイネーブル信号入力側に接続してなり、前記比率検出及びメモリ制御回路は、 n 個のカウンタが並列に設けられ、各カウンタの一方の入力側には、クロック信号を入力するクロック入力端子を接続し、他方の入力側には、画面全体に対する黒レベルの比率を示すデータを入力するレベル信号入力端子を接続してなり、この比率検出及びメモリ制御回路の出力信号をアドレスとしてメモリから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにした映像機器における色補正回路である。

【0014】請求項7の発明は、請求項4記載において、黒レベル検出回路は、 n 個の減算器を並列に接続し、これら n 個の各減算器における一方の入力側には、Y信号生成回路のY信号入力端子を接続し、他方の入力側には、輝度レベルの小さい方から順次大きくなる方へ順次大きくなる減算設定値を入力する黒レベル設定端子をそれぞれ接続し、これら減算器の出力側を、次段の比率検出及びLUT制御回路における n 個のカウンタのイネーブル信号入力側に接続してなり、前記比率検出及びLUT制御回路は、 n 個のカウンタが並列に設けられ、各カウンタの一方の入力側には、クロック信号を入力するクロック入力端子を接続し、他方の入力側には、画面全体に対する黒レベルの比率を示すデータを入力するレベル信号入力端子を接続してなり、この比率検出及びLUT制御回路の出力信号をアドレスとして前記R信号LUT、G信号LUT、B信号LUTから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにした映像機器における色補正回路である。

【0015】

【発明の実施の形態】本発明は、黒伸長用の複数の黒伸長カーブをメモリに記憶させておき、入力画面における黒面積がどの程度あるかを検出し、画面全体のある一定量以上の黒面積があった場合、メモリの上位アドレスを制御して適切な黒伸長カーブに切換え制御することにより低輝度の階調劣化を改善するようにしたものである。この黒伸長カーブは、中間階調用のガンマ補正カーブに連続させることにより、中間階調におけるコントラスト感と見かけ上の階調表現性を上げることができる。

【0016】以下、本発明の具体的実施例を図1乃至図4に基づき説明する。図1において、10R、10G、10Bは、それぞれアナログの映像信号を色復調して得られたR、G、Bのそれぞれの色信号を入力するR信号入力端子、G信号入力端子、B信号入力端子である。これらのR信号入力端子10R、G信号入力端子10G、B信号入力端子10Bは、R信号A/D変換器11R、G信号A/D変換器11G、B信号A/D変換器11B

に接続されている。

【0017】前記R信号A/D変換器11R、G信号A/D変換器11G、B信号A/D変換器11Bには、後述するガンマ補正カーブを記憶したメモリとしてのR信号LUT12R、G信号LUT12G、B信号LUT12Bが接続されるとともに、逆マトリクス回路からなるY信号生成回路14が接続されている。このY信号生成回路14には、黒レベル検出回路15、比率検出及びLUT制御回路16に順次接続され、この比率検出及びLUT制御回路16は、前記R信号LUT12R、G信号LUT12G、B信号LUT12Bが接続されている。13R、13G、13Bは、それぞれ補正後のデジタル信号を出力するR信号出力端子、G信号出力端子、B信号出力端子である。

【0018】図2は、前記黒レベル検出回路15と比率検出及びLUT制御回路16の具体的な回路例を示している。このうち黒レベル検出回路15は、 n 個の減算器18₁、18₂、…18_nが並列に接続されて設けられ、これらの減算器18₁、18₂、…18_nにおける一方の入力側には、Y信号生成回路14のY信号入力端子17が接続され、また、他方の入力側には、輝度レベルの小さい方（最黒）のB_nから順次大きくなるB_{n-1}、…B₁の方へ順次大きくなる減算設定値1、2、… n を入力する黒レベル設定端子19₁、19₂、…19_nが接続されている。これら減算器18₁、18₂、…18_nの出力は、次段の比率検出及びLUT制御回路16におけるカウンタ20₁、20₂、…20_nへイネーブル信号として送られる。

【0019】前記比率検出及びLUT制御回路16は、 n 個の並列に設けられたカウンタ20₁、20₂、…20_nからなり、一方の入力側には、クロック信号を入力するクロック入力端子21が接続され、他方の入力側には、画面全体に対する黒レベルの比率（例えば20%）を示すデータを入力するレベル信号入力端子22が接続されている。これらのカウンタ20₁、20₂、…20_nの出力となるLUT制御信号出力端子23₁、23₂、…23_nは、前記R信号LUT12R、G信号LUT12G、B信号LUT12Bに接続されている。

【0020】前記R信号LUT12R、G信号LUT12G、B信号LUT12Bには、図3に示すような中間階調の表現性を補うための中間階調用ガンマ補正カーブに、図4に示すような黒伸長用の複数の、例えば10数通りの黒伸長カーブQ₁、Q₂、…Q_nを連続したガンマ補正カーブが記憶されている。これらの黒伸長補正カーブQ₁、Q₂、…Q_nは、例えば、出力の最大輝度が255のとき、20以下の低輝度の黒色信号の黒伸長を行うものとする、 $y=20$ のラインと中間階調用ガンマ補正カーブPとの交点をSとし、このS点から垂線を下してx軸との交点をAとし、このA点よりも0-A間の1/2から1/3程度の1点をB₁とし（SとB₁と

を結ぶ線が $y=x$ に略平行な線となるような1点)、この0-B₁間をn等分してA点側からB₁、B₂、…B_nを設定する。これらのB₁、B₂、…B_nとS点とをそれぞれ結んで黒伸長カーブQ₁、Q₂、…Q_nが形成される。黒伸長カーブQ₁、Q₂、…Q_nは、図6に示すような直線でもよいが、可能ならば、 $y=x$ の勾配に近似し、かつ、ガンマ補正カーブPとの結合が滑らかな図3及び図4に示すようなカーブとなることが好ましい。このようにして形成された黒伸長カーブQ₁、Q₂、…Q_nは、入力画面における黒面積の大きいほどB_n側に近いカーブが用いられる。

【0021】以上のような構成による作用を説明する。R信号入力端子10R、G信号入力端子10G、B信号入力端子10Bに入力したR、G、Bの入力色信号は、それぞれのR信号A/D変換器11R、G信号A/D変換器11G、B信号A/D変換器11BにてデジタルのR、G、Bの信号に変換され、このデジタルのR、G、Bの信号は、Y信号生成回路14へ送られて各画素毎にY信号が生成される。このY信号データは、n個の減算器18₁、18₂、…18_nに入力して、予め設定されたそれぞれの黒レベル設定端子19₁、19₂、…19_nの値を減算し、データが0を下回ると、減算器18₁、18₂、…18_nのうちの下回った減算器からキャリアが出力する。Y信号データは、黒に近いほどレベルが低く0に近づき、白っぽいほどレベルが高くAに近づくので、最黒レベルのときは、減算器18₁、18₂、…18_nのすべてから出力し、黒レベルが高くなると、減算器18_n側から出力する。従って、減算器18₁、18₂、…18_nからのキャリア出力値によって映像データの黒レベルが検出される。

【0022】減算器18₁、18₂、…18_nからのキャリア出力は、nビットのカウント20₁、20₂、…20_nへ1画面分カウントするのに十分なインーブル信号として送られ、このインーブル信号のあった期間だけクロック入力端子21からのクロックをカウントして画面全体に対する黒レベルの比率を求める。カウント20₁、20₂、…20_nには、予めデータ(例えば20%に相当するデータ)がレベル信号入力端子22からロードされるように設定されているので、このデータに応じてある一定の面積になったときに、オーバーフローのキャリアが出力する。

【0023】比率検出及びLUT制御回路16からの出力が、例えば、図2に示すように、[0、1、…1]とすると、この出力がR信号LUT12R、G信号LUT12G、B信号LUT12Bへの上位アドレスとして使用され、これらのR信号LUT12R、G信号LUT12G、B信号LUT12Bに記憶されている黒伸長カーブQ₁、Q₂、…Q_nの中から前記アドレスに対応した黒伸長カーブが選択され、この選択された黒伸長カーブで処理されて出力する。この結果、黒側の階調が入力A

-Bに対し、 $a-b$ のように拡大される。なお、このとき、中間階調部分も中間階調用ガンマ補正カーブPにより補正されるが、黒伸長カーブは、中間階調用ガンマ補正カーブPと連続しているため、黒伸長が中間階調用ガンマ補正カーブPに影響を受けることはない。

【0024】前記実施例において、R信号LUT12R、G信号LUT12G、B信号LUT12Bに記憶されている中間階調用ガンマ補正カーブPがR、G、Bの各信号に対して共通しているものであれば、黒伸長カーブもR、G、Bの各信号に対して共通としてもよいし、また、R、G、Bの各信号に対して異ならせてもよい。さらに、中間階調用ガンマ補正カーブPがR、G、Bの各信号に対して異なるものであれば、黒伸長カーブもR、G、Bの各信号に対して異ならせてもよいし、また、R、G、Bの各信号に対して共通としてもよい。

【0025】前記実施例では、複数の黒伸長カーブQ₁、Q₂、…Q_nが中間階調用ガンマ補正カーブPと $y=20$ の低輝度(例えば、最高輝度 $y=255$ に対する $y=20$ 以下の低輝度)のラインとの交点をSとしたとき、交点Sで連続し、かつ、入力側の黒レベル位置を異ならせた場合について説明したが、本発明はこれに限られるものではなく、図6における黒伸長カーブQを複数の黒伸長カーブQ₁、Q₂、…Q_nとしただけとし、中間階調用ガンマ補正カーブPをもたないものであってもよい。

【0026】前記実施例では、複数の黒伸長カーブQ₁、Q₂、…Q_nが1つの中間階調用ガンマ補正カーブPと $y=20$ の低輝度(例えば、最高輝度 $y=255$ に対する $y=20$ 以下の低輝度)のラインとの交点Sで連続しているような場合について説明したが、本発明はこれに限られるものではなく、複数の黒伸長カーブQ₁、Q₂、…Q_nが複数の中間階調用ガンマ補正カーブPと連続しているような場合であってもよい。

【0027】前記実施例では、黒レベル設定端子19₁、19₂、…19_nに、1つずつ順次大きくなる減算設定値1、2、…nを入力するようにしたが、これに限られるものではなく、1、3、5、…nのように2つおきでもよいし、さらに、3つおき、4つおき等任意に設定しても本発明は、利用することができる。

【0028】

【発明の効果】請求項1記載の発明によれば、入力色信号をデジタル信号に変換するA/D変換器と、画面全体に対する所定画面分の黒レベルに対応した複数の黒伸長カーブを記憶したメモリと、前記デジタル信号から輝度信号を生成するY信号生成回路と、このY信号生成回路の輝度信号から画像の持つ黒レベルを検出する黒レベル検出回路と、この黒レベル検出回路で検出された所定画面分の黒レベルが画面全体に対する比率をカウントする比率検出及びメモリ制御回路とを具備し、この比率検出及びメモリ制御回路の出力信号をアドレスとして前

記メモリから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにしたので、入力信号の最黒レベルを常に監視し、リアルタイムで黒側を伸長し、低輝度の階調劣化を改善することができる。

【0029】請求項2記載の発明によれば、メモリとしてのLUTは、1つの中間階調用補正カーブと、この中間階調用補正カーブの低輝度部分において連続し、かつ、入力側の黒レベル位置を異ならせた複数の黒伸長カーブを記憶するようにしたので、中間階調のガンマ補正と黒伸長を同時にかけても黒伸長の効果に影響がなく、十分な黒伸長の効果が得られる。

【0030】請求項3記載の発明によれば、メモリとしてのLUTは、複数の中間階調用補正カーブと、これらの複数の中間階調用補正カーブの低輝度部分において連続した複数の黒伸長カーブを記憶するようにしたので、中間階調のガンマ補正と黒伸長とがより細密な制御ができる。

【0031】請求項4記載の発明によれば、R、G、Bの各入力色信号をそれぞれデジタル信号に変換するR信号A/D変換器、G信号A/D変換器、B信号A/D変換器と、画面全体に対するR、G、Bに共通した所定画面分の黒レベルに対応した複数の黒伸長カーブを記憶したメモリとしてのR信号LUT、G信号LUT、B信号LUTと、前記R、G、Bの各デジタル信号から輝度信号を生成するY信号生成回路と、このY信号生成回路の輝度信号から画像の持つ黒レベルを検出する黒レベル検出回路と、この黒レベル検出回路で検出された所定画面分の黒レベルが画面全体に対する比率をカウントする比率検出及びLUT制御回路とを具備し、この比率検出及びLUT制御回路の出力信号をアドレスとして前記R信号LUT、G信号LUT、B信号LUTから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにしたので、R、G、Bの各入力色信号毎に低輝度の階調劣化を改善することができる。

【0032】請求項5記載の発明によれば、R信号LUT、G信号LUT、B信号LUTは、R、G、Bの各入力色信号に共通した1つの中間階調用補正カーブと、この中間階調用補正カーブの低輝度部分において連続し、かつ、入力側の黒レベル位置を異ならせ、R、G、Bの各入力色信号に共通した複数の黒伸長カーブを記憶するようにしたので、R、G、Bの各入力色信号毎に中間階調のガンマ補正と黒伸長とがより細密な制御ができる。

【0033】請求項6記載の発明によれば、黒レベル検出回路は、n個の減算器を並列に接続し、これらn個の各減算器における一方の入力側には、Y信号生成回路のY信号入力端子を接続し、他方の入力側には、輝度レベルの小さい方から順次大きくなる方へ順次大きくなる減算設定値を入力する黒レベル設定端子をそれぞれ接続し、これら減算器の出力側を、次段の比率検出及びメモリ制御回路におけるn個のカウンタのイネーブル信号入

力側に接続してなり、前記比率検出及びメモリ制御回路は、n個のカウンタが並列に設けられ、各カウンタの一方の入力側には、クロック信号を入力するクロック入力端子を接続し、他方の入力側には、画面全体に対する黒レベルの比率を示すデータを入力するレベル信号入力端子を接続してなり、この比率検出及びメモリ制御回路の出力信号をアドレスとしてメモリから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにしたので、入力信号の黒レベルを常に監視し、リアルタイムで黒側を伸長し、低輝度の階調劣化を改善するための回路構成を簡単にすることができる。

【0034】また、請求項7記載の発明によれば、黒レベル検出回路は、n個の減算器を並列に接続し、これらn個の各減算器における一方の入力側には、Y信号生成回路のY信号入力端子を接続し、他方の入力側には、輝度レベルの小さい方から順次大きくなる方へ順次大きくなる減算設定値を入力する黒レベル設定端子をそれぞれ接続し、これら減算器の出力側を、次段の比率検出及びLUT制御回路におけるn個のカウンタのイネーブル信号入力側に接続してなり、前記比率検出及びLUT制御回路は、n個のカウンタが並列に設けられ、各カウンタの一方の入力側には、クロック信号を入力するクロック入力端子を接続し、他方の入力側には、画面全体に対する黒レベルの比率を示すデータを入力するレベル信号入力端子を接続してなり、この比率検出及びLUT制御回路の出力信号をアドレスとして前記R信号LUT、G信号LUT、B信号LUTから対応する黒伸長カーブを選択的に読出してディスプレイに供給するようにしたので、R、G、Bの各入力信号毎に低輝度の階調劣化を改善するための回路構成を簡単にすることができる。従って、黒レベル検出回路と比率検出及びLUT制御回路を簡単な回路構成で実現できる。

【図面の簡単な説明】

【図1】 本発明による映像機器における色補正回路の一実施例を示すブロック図である。

【図2】 図1における黒レベル検出回路と比率検出及びLUT制御回路の具体的回路例を示すブロック図である。

【図3】 中間階調用ガンマ補正カーブPと黒伸長カーブQの説明図である。

【図4】 黒伸長カーブQの詳細を示す拡大説明図である。

【図5】 一般的なガンマ補正カーブの説明図である。

【図6】 一般的な黒伸長カーブの説明図である。

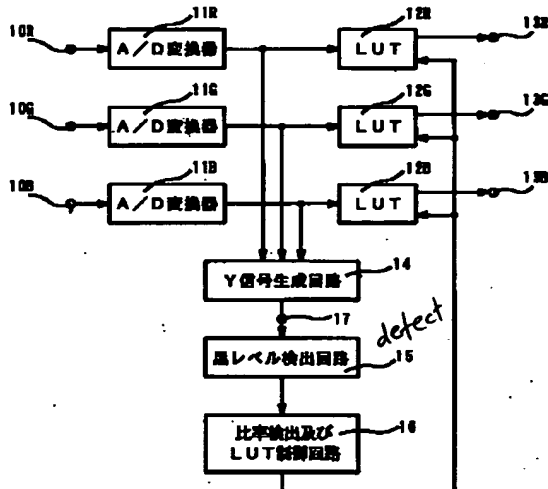
【符号の説明】

10…色信号入力端子、10R…R信号入力端子、10G…G信号入力端子、10B…B信号入力端子、11…A/D変換器、11R…R信号A/D変換器、11G…G信号A/D変換器、11B…B信号A/D変換器、12…LUT、12R…R信号LUT、12G…G信号L

11

UT、12B…B信号LUT、13…出力端子、13R…R信号出力端子、13G…G信号出力端子、13B…B信号出力端子、14…Y信号生成回路、15…黒レベル検出回路、16…比率検出及びLUT制御回路、17

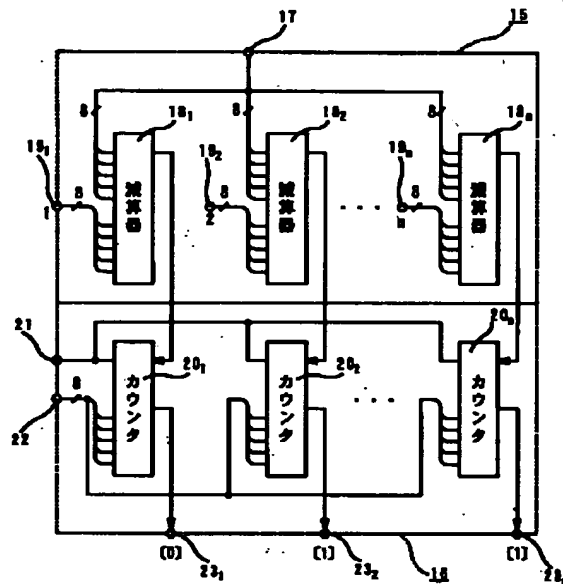
【図1】



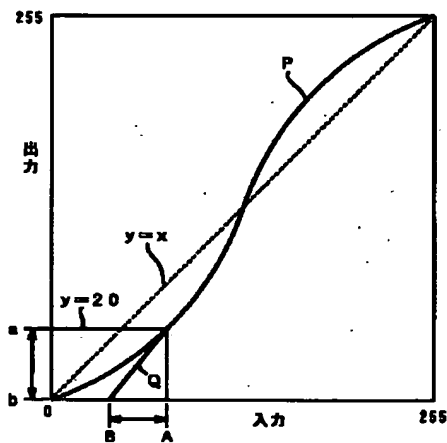
12

…Y信号入力端子、18…減算器、19…黒レベル設定端子、20…カウンタ、21…クロック入力端子、22…レベル信号入力端子、23…LUT制御信号出力端子。

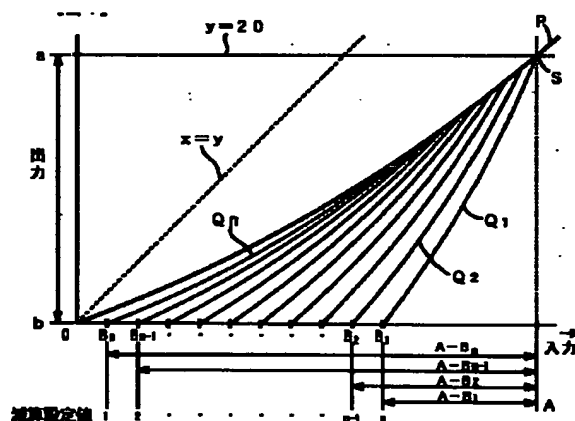
【図2】



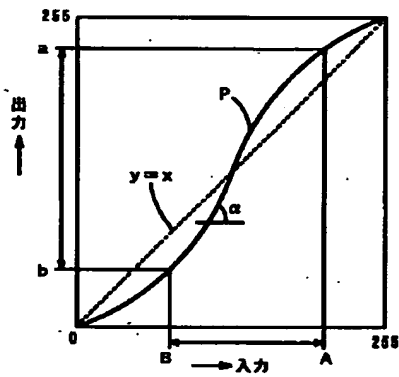
【図3】



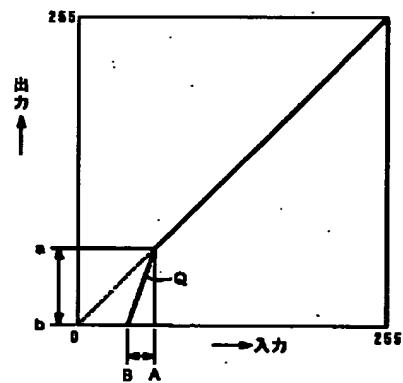
【図4】



【図5】



【図6】



フロントページの続き

Fターム(参考) 5C021 PA66 PA80 PA82 PA85 PA87
 PA89 SA08 XA34 XA35 YC01
 5C058 AA06 AA11 BA05 BA07 BB04
 BB14 BB25
 5C066 AA03 CA08 DD07 EA08 EC05
 HA03 KA12 KB05 KD06 KE02
 KE07 KE11 KE19 KF05 KM11
 KM13
 5C082 BA34 BA35 BB51 BD02 CA12
 CA85 CB08 DA71 EA20 MM01